

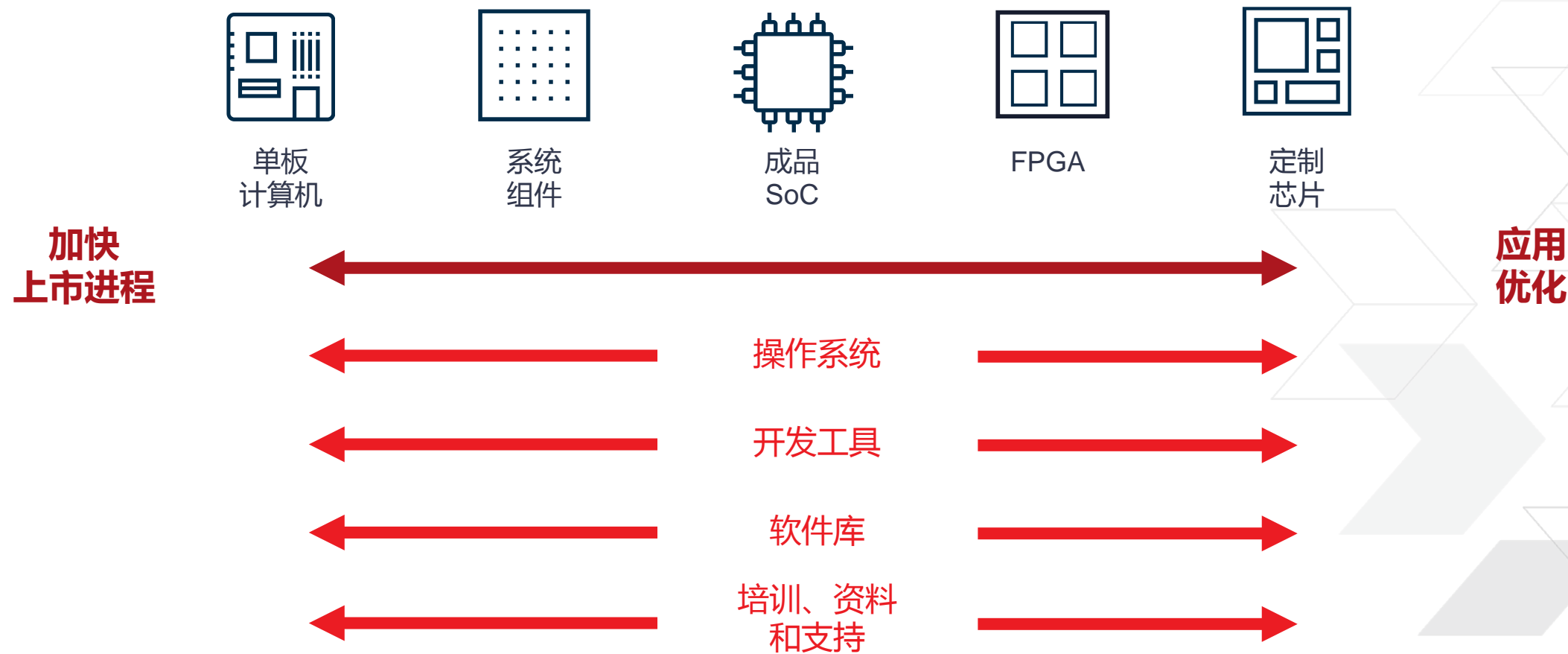
如何将 Arm[®] Cortex[®]-M 处理器与 基于 Xilinx 的 FPGA 和 SoC 结合使用

会议议程

- > 用于 FPGA 的 Arm CPU IP
- > 赛灵思差异化/价值
- > 演示
- > 总结
- > 问题答疑

用于 FPGA 的 Arm CPU IP

一致架构有助于降低软件开发成本



DesignStart : 通往 Arm IP 和生态系统的捷径

适用于定制 SoC 的 DesignStart

- > **快速方便地获取：**
 - >> Cortex-M0 及其子系统
 - >> Cortex-M3 及其子系统
 - >> Cortex-A5 和系统 IP
- > **用于在 FPGA 上进行设计、仿真和原型设计的 DesignStart Eval**
- > **面向完整产品的 DesignStart Pro , 提供 SoC 制造权利**

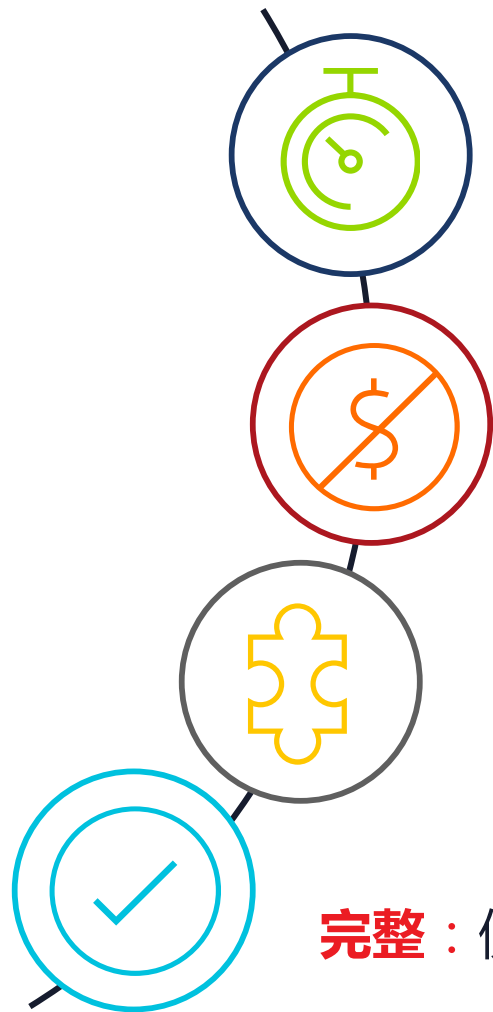
DesignStart FPGA

- > **易于获取，免费使用**
 - >> Cortex-M1
 - >> Cortex-M3
- > **在赛灵思 Vivado® Design Suite 上集成软处理器 IP**
- > **用于原型设计、研究和商业用途**

arm DESIGNSTART

在赛灵思 FPGA 上访问 Cortex-M1 和 Cortex-M3

arm
DESIGNSTART FPGA
designstart.arm.com/fpga



快速：便捷即时访问Cortex-M1
和 Cortex-M3 CPU

无成本：无许可证费，无专利使用费

易于使用：与赛灵思 Vivado[®] Design Suite
集成

完整：使用 Arm[®] Keil[®] MDK 加速软件设计

为 FPGA 选择 Cortex-M 处理器

Cortex-M1

- Cortex-M0 的 FPGA 优化版本
- 以最小面积提供 32 位处理
- 面向控制逻辑、管理和面积受限的应用

Cortex-M3

- 通用型 32 位处理器
- 平衡性能与面积
- 用于多种嵌入式和物联网应用



出色的代码密度

简化软件开发以及与厂商无关的 CMSIS 抽象层

受软件、工具和服务构成的最广泛技术生态系统支持

构建设计的简单三步骤

设计硬件

简便的 CPU 拖放
集成方式



VIVADO

开发软件

受益于最广泛的
嵌入式生态系统

重复使用现有代码
可调用最丰富的第三
方软件

arm KEIL

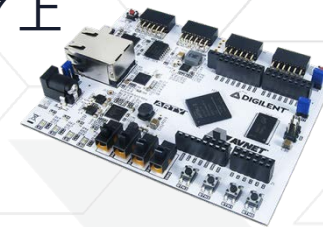
IAR
SYSTEMS



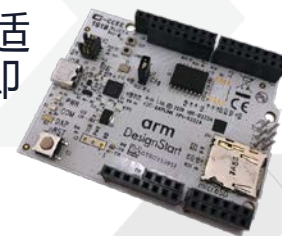
在 FPGA 上部署

可部署在任何开发板上

预先集成在
Arty A7 和 S7 上



提供 DAPLink 适
配器板，简化即
开即用体验



开发者群体、工具和开发资源

不断壮大的开发者群体

35
万+

Mbed OS 注册开发人员

200
万+

1 年内
Eclipse/GCC (Arm)
下载次数

850
万+

1 年内 CMSIS 包
下载次数

最丰富的业经验证的
操作系统和工具可供选择



40+
RTOS

20+
IDE 编
译器

21+
调试与
跟踪

最丰富的可开放访问的
开发资源



arm Community
arm Developer

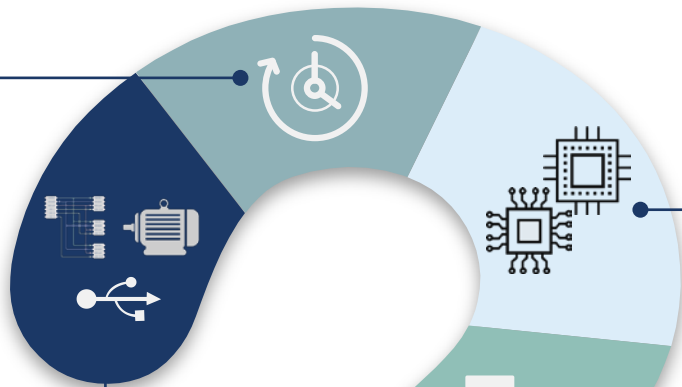
数千种操作指南、文章和在
线开发资源

赛灵思差异化与价值

 XILINX®  arm

为什么选用赛灵思提供的嵌入式解决方案？

需要**为硬件中的软件功能提速**，
减轻处理器的负担



需要**协处理 FPGA** 用于您的 ASSP/MCU

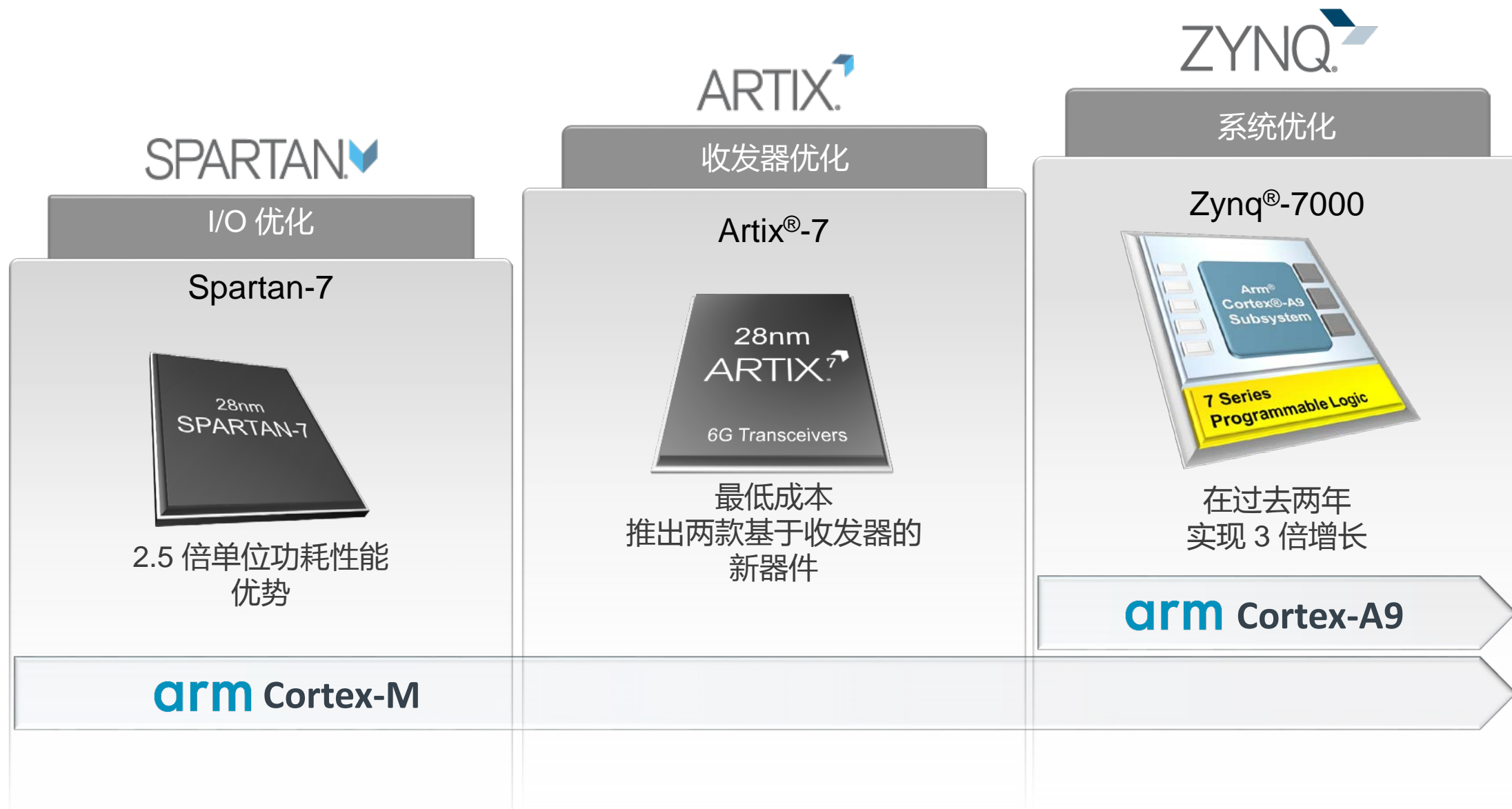
需要通过定制引擎或分析
提供**产品差异化**

需要扩展 **I/O** 和/或**协议支持**

希望您的系统在面临不断发展的标准时**历久弥新**

如果您有上述任何一种需求，赛灵思都能为您提供适合的解决方案

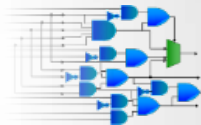
全面投产的成本优化产品组合



Spartan[®]-7 FPGA 概述

2.5 倍单位功耗性能

与上一代相比，功耗降低 50%，
速度提升 30%

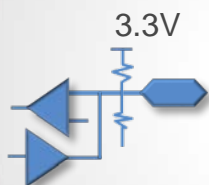


内部存储器



- 总计高达 4.2Mb
- 完美适用于代码存储、时钟域
交汇、FIFO

高灵活性 I/O



- 任意连接性
- 高达 1.25G LVDS
- 高达 400 路 I/O

安全



- 加密与身份验证
- AES256 CBC 与 SHA-256

小尺寸



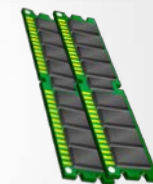
仅提供 28nm 器件
采用 8x8mm 封装，拥有 100 路
I/O

DSP



- 宽 25x18 MAC
- 面向 DSP 和图像滤波器可提供高达
176GMAC 的性能，尤其是用于视频运动估算

外部存储器



- 支持 DDR3-800、DDR2、
LPDDR2，密度高达 1GB

ADC 与系统监控器



- 双 12 位 1MSPS ADC
配 17 路输入模拟复用器
- 温度监控

随心所欲添加外设

扩展您的系统，让它在面临最新标准时历久弥新

从数百种 IP 和外设中
拖放

IP 目录

合作伙伴 IP

汽车与工业

CAN

...

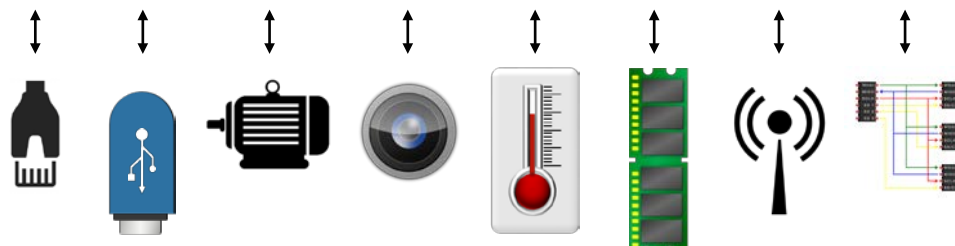
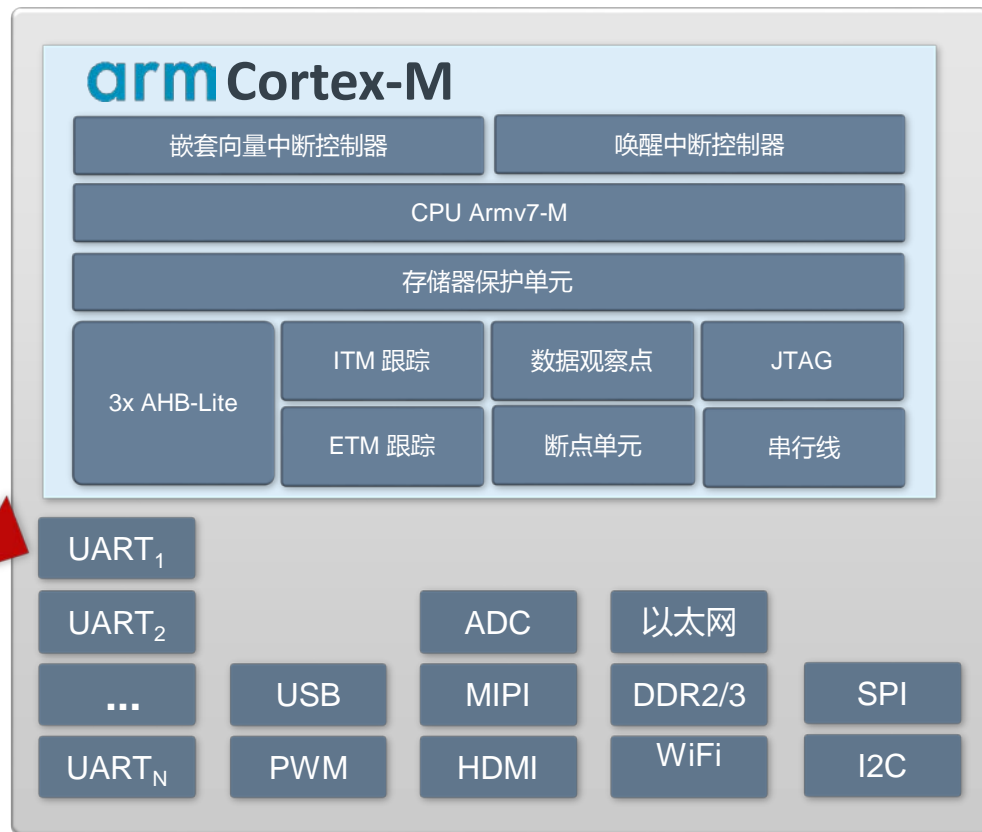
嵌入式

联网

视频与图像处理

数字信号处理

拖放
与自定义



- ✓ 根据需求变化扩展接口与特性集
- ✓ 采用最新协议
(EtherCAT、TSN、等.....)
- ✓ 让您的系统在面临不断发展的
标准时历久弥新

适用于 Arm 级处理的 Zynq[®]-7000 SoC

成本优化

单核
766MHz
Artix[®]-7 FPGA 架构

双核
800MHz
Artix-7 FPGA 架构

双核
1GHz
Kintex[®]-7 FPGA 架构

arm Cortex-A9
应用处理器

- 单核或双核
- 高达 1GHz

FPGA 架构

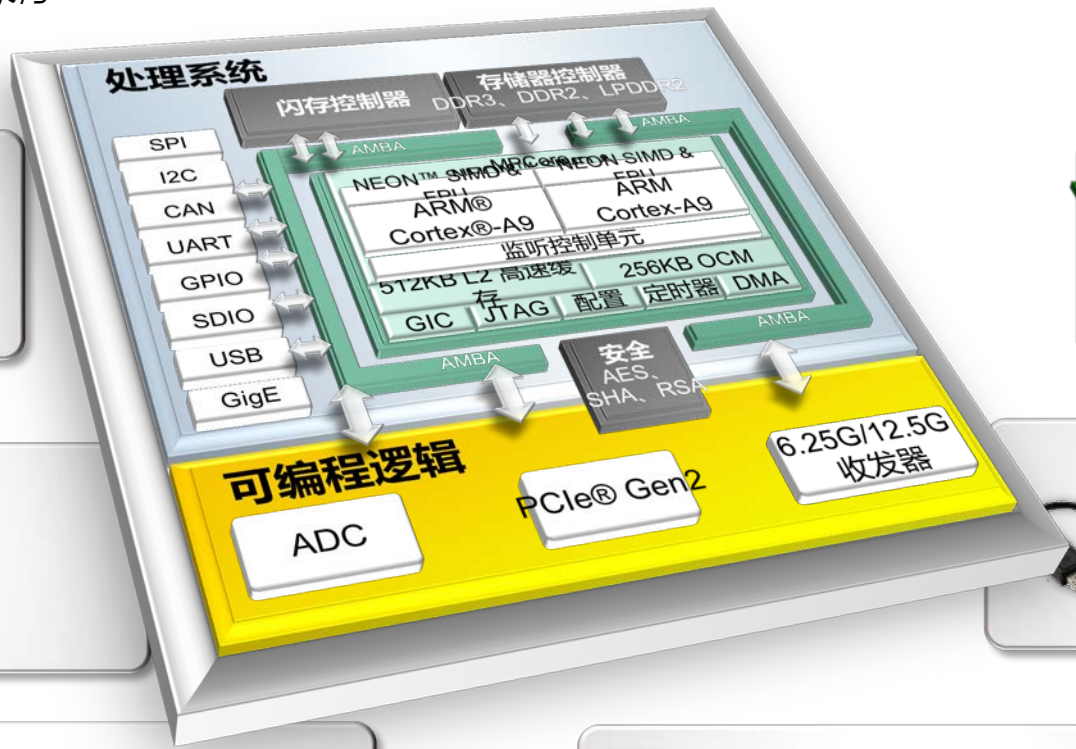
- 7 系列 FPGA 架构
- 定制引擎

紧密耦合的域

- 3000+ 互联
- 高达 100Gb/s 带宽

集成模拟

- 温度与功耗监测器
- 12 位 1MSPS ADC



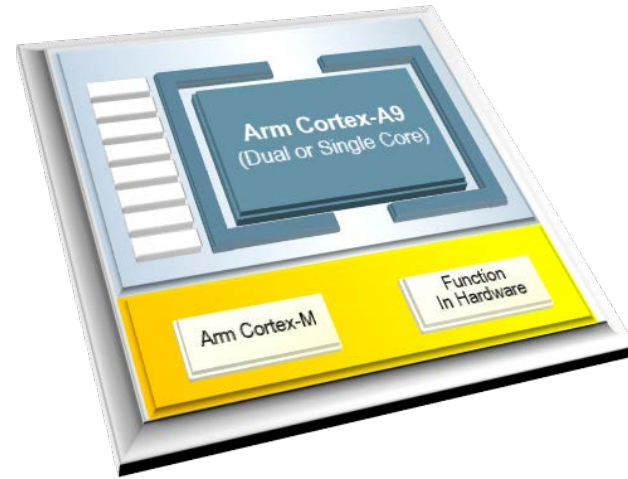
高带宽存储器

- L1/L2 高速缓存、OCM
- DDR2/3、带纠错的LPDDR2

集成外设

- USB、GigE、CAN
- UART、SDIO、I2C、SPI

面向关键任务和实时响应的硬件确定性

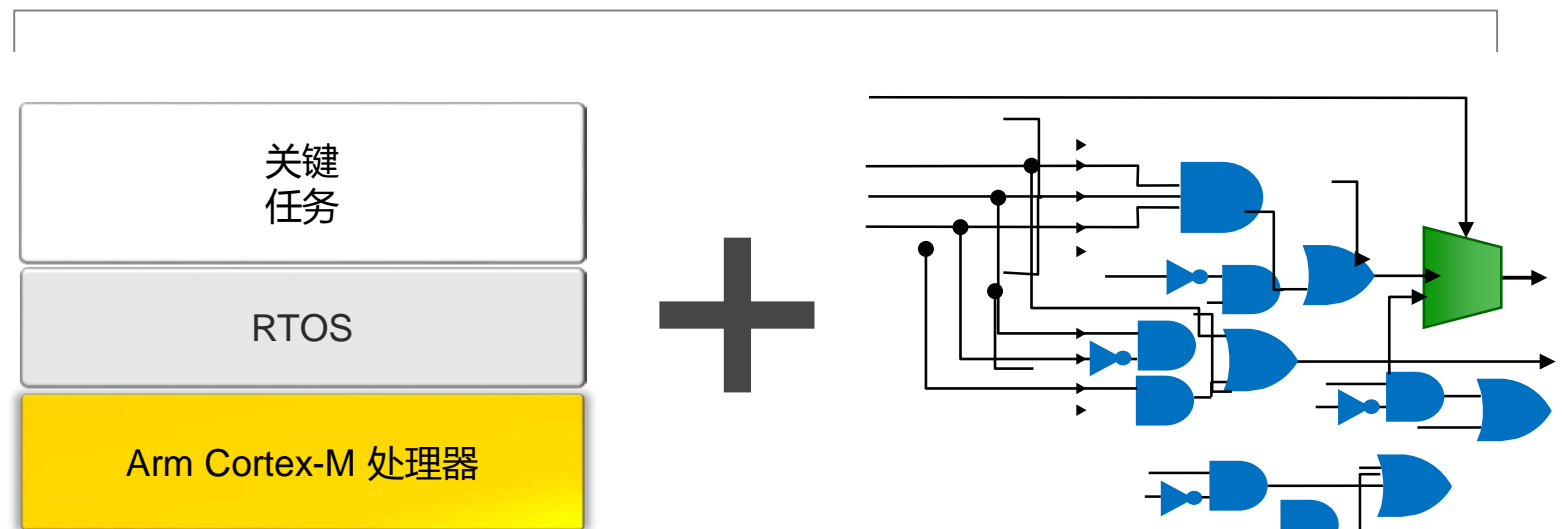


Arm Cortex-A9 用于应用处理



>> 16

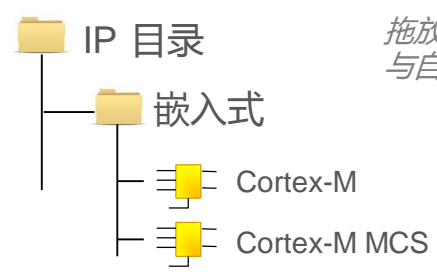
可编程逻辑



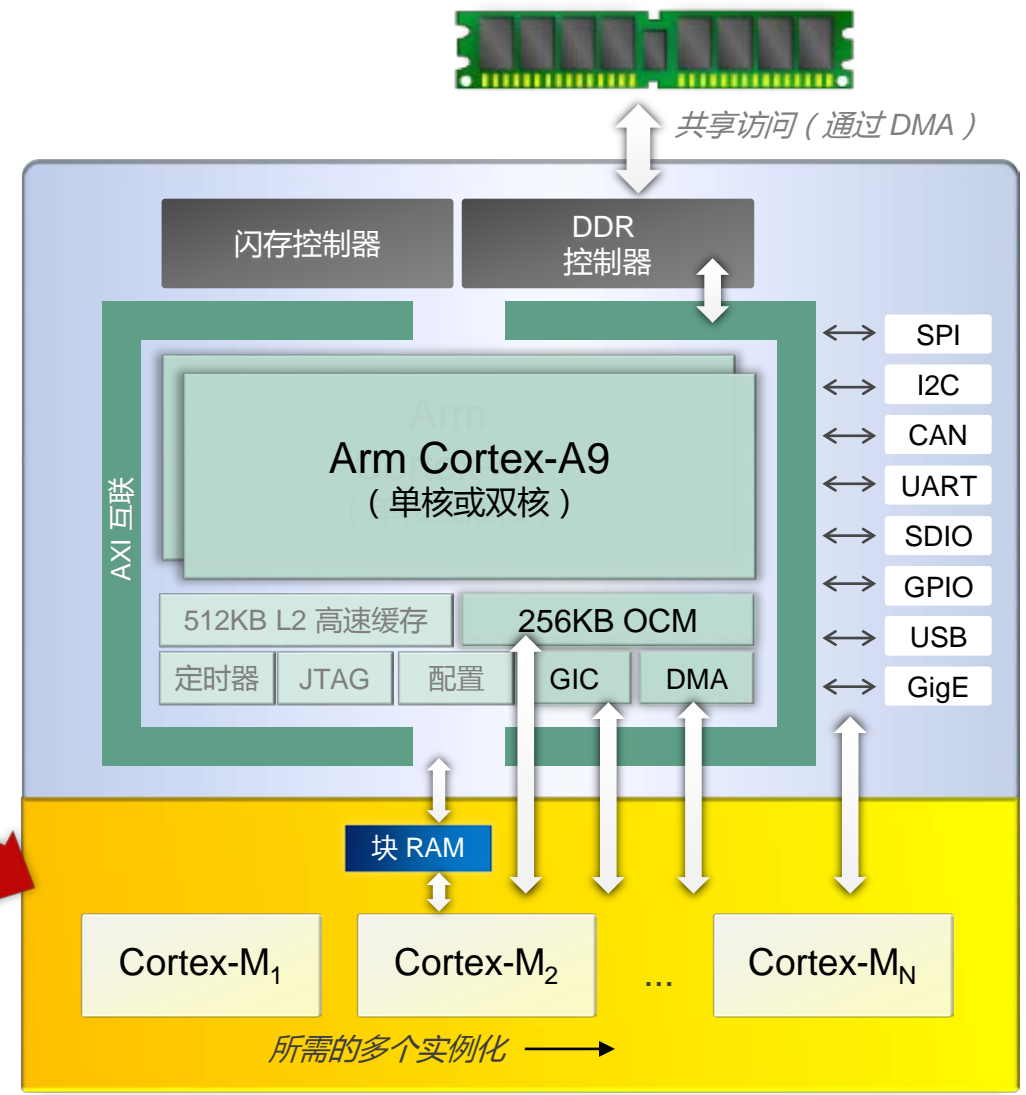
Cortex-M 在 Zynq[®]-7000 中用作协同处理器

保持线程独立，提高可靠性与性能

- 1 用于计算密集型任务的 Arm Cortex-A9
 - ↑ 主或从 ↓
- 2 用于卸载的 Arm Cortex-M
 - 管家
 - 网络通信
 - 用户界面



拖放与自定义

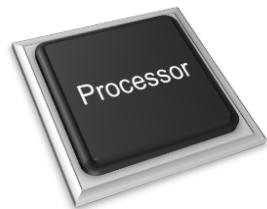


用于集成数据传递的共享资源

- ✓ DDR 控制器 (DMA)
- ✓ 片上存储器 (OCM)
- ✓ 块 RAM (作为 ARM 的高速缓存)
- ✓ 低时延中断 (GIC)
- ✓ 硬化外设

旨在最大限度地降低系统成本的器件

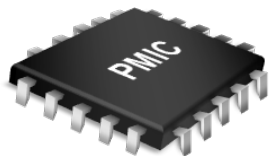
替代微控制器、处理器和外部缓存存储器
(节省 \$1 到 \$15)



替代外部 DSP
(节省 \$1 到 \$2)



PMIC 支持与灵活电轨可减少电源数量
每电源 (节省 \$1 到 \$2)



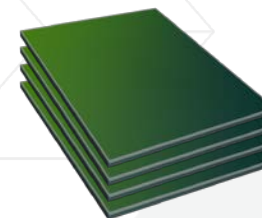
集成 AMS
可消除使用外部 ADC
(节省 \$1 到 \$2)



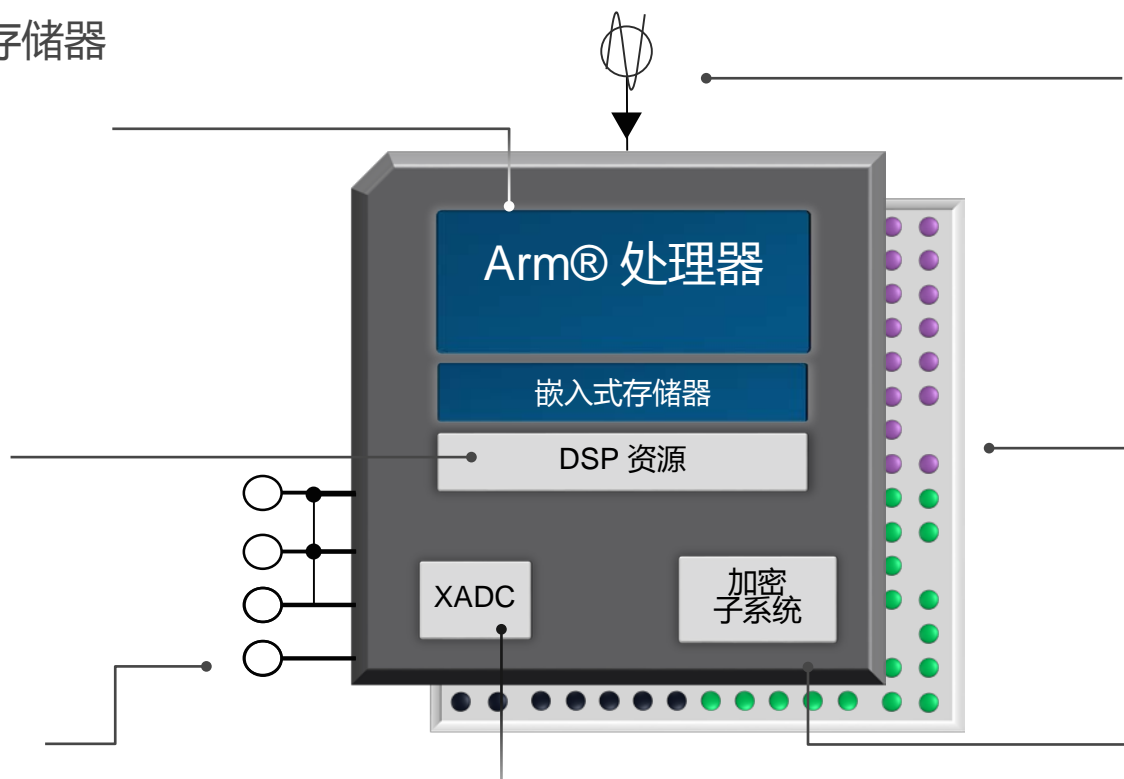
结构化时钟减少板载振荡器数量
(节省 \$1 到 \$2)



封装和管脚可减少电路板层数
(最大限度降低 PCB 成本)



加密与身份认证可消除使用安全器件
(节省 \$1 到 \$2)



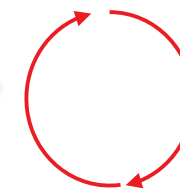
使用 Arm 和赛灵思技术在上市速度方面获取优势

μP + FPGA

数月



× 维持多 IC 交货周期



× 必须解决 IC 测序

× SI/PI 问题

XILINX. arm

数小时



- ✓ 无额外器件
- ✓ 无分区
- ✓ 无接口设计
- ✓ 高带宽

✓ 并行地进行系统设计

✓ IC 数量减少, 调试更轻松

加快上市进程

- ✓ 单一厂商,
- ✓ 短交货周期



从单核 Zynq-7000S 上的 Cortex-M 入门

ZYNQ

Arm Cortex-A9

+

SPARTAN⁷

器件名称	Z-7007S	Z-7012S	Z-7014S
与PL等同的7系列成员	Artix [®] -7	Artix-7	Artix-7
逻辑单元数	2.3万	5.5万	6.5万

部件编号	XC7S6	XC7S15	XC7S25
逻辑单元数	6,000	12,800	23,360

- > 成本最优化的 Zynq[®] 器件，Z-7007S的逻辑单元数为 2.3 万！（第 3 大 Spartan-7）
- > Cortex-M1 最小配置的资源占用低于器件的 1/10
- > 块 RAM 可用作片上存储器
- > Cortex-M 资源利用率 – 示例设计

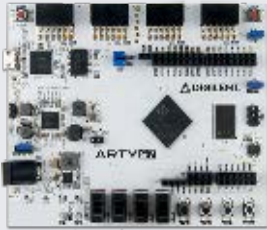
默认配置	Cortex-M3 Arty A7-35T		Cortex-M1 Arty S7-50T	
频率最大	50MHz		100MHz	
slice 寄存器	4680	11%	2600	4%
slice LUT	12950	62%	3200	10%
块 RAM	32	64%	24	32%
DSP	3	3%	3	3%
	64KB – ITCM 64KB – DTCM 32 IRQ		32KB – ITCM 32KB – DTCM 32 IRQ	

最小 M1 配置	Cortex-M1 Arty S7-50T	
频率最大	100MHz	
slice 寄存器	1722	3%
slice LUT	2400	7%
块 RAM	10	13%
DSP	0	0%
	32KB – ITCM 8KB – DTCM 8 IRQ	

成本优化的 Zynq UltraScale+ 入门套件

ARTY S7
Spartan®-7 S25

\$89

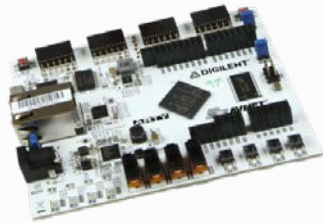


Spartan-7 S50
\$109

AVNET
DIGILENT

ARTY A7
Artix®-7 A35T

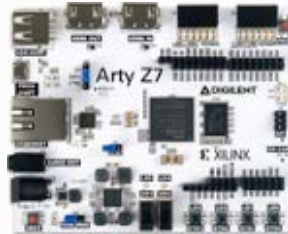
\$99



AVNET
DIGILENT

ARTY Z7
Zynq®-7000 7Z010

\$149

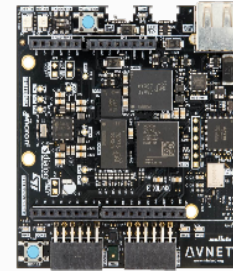


Zynq-7000 7Z020
\$209

AVNET
DIGILENT

MiniZed
Zynq-7007S

\$89



AVNET

Ultra96
Zynq UltraScale+ ZU3EG

\$249



AVNET

入门演示

 XILINX[®]  arm

演示所需硬件及软件

> 硬件

- >> Arty S7 板卡
 - <https://store.digilentinc.com/artys7-Spartan-7-fpga-board-for-hobbyists-and-makers/>
- >> Arm DAP 板卡
 - <https://developer.arm.com/products/system-design/development-boards/designstart-daplink-board>
- >> Micro-USB 或者 Mini USB 线缆

> 软件

- >> Vivado 2018.2
 - Xilinx Downloads – <https://www.xilinx.com/support/download.html>
- >> Digilent Board files from GitHub
 - <https://github.com/Xilinx/XilinxBoardStore/tree/2018.2>
- >> Arm IP from arm Design Start FPGA
 - <https://www.arm.com/resources/designstart/designstart-fpga>
- >> Arm Keil MDK Tools
 - <https://www.keil.com/download/product/>
- >> Terminal Program
 - Putty, TeraTerm, etc.

Xilinx 工具配置 - Vivado

> 解压缩 Digilent Board Files 到赛灵思板卡目录

>> `C:\Xilinx\Vivado\2018.2\data\boards\board_files`

> 启动 Vivado

>> 打开项目

– `C:\Xilinx\arm\CortexM1\hardware\m1_for_arty_s7\m1_for_arty_s7\m1_for_arty_s7.xpr`

>> 添加 arm IP

– Settings → IP Defaults

▪ `C:\Xilinx\arm\CortexM1\Vivado\arm_ipi_repository`

>> 打开 Block Design , 浏览项目

>> 生成 Bitstream 文件

– 验证 Bitstream 文件是否创建 :

▪ `C:\Xilinx\arm\CortexM1\hardware\m1_for_arty_s7\m1_for_arty_s7\m1_for_arty_s7.bit`

Xilinx 工具配置 - SDK

> 启动 SDK 并添加 arm SW 库

- >> Xilinx → Repositories → Add New Global Repository
 - C:\Xilinx\arm\CortexM1\vivado\arm_sw_repository
- >> Rescan Repositories

> 创建 BSP

- >> Change OS6.6 → Currently supported for Cortex M1 in Xilinx
- >> Verify STDIN/STDOUT

> 拷贝 Xilinx SDK BSP 到 arm SW 目录，添加 Keil xpsuedo 文件

- >> 将 BSP 导出到这里
 - C:\Xilinx\arm\armCortexM1\hardware\m1_for_arty_s7\m1_for_arty_s7\m1_for_arty_s7.sdk\standalone_bsp_o\Cortex_M1_0\include
- >> Arm BSP 文件目录:
 - C:\Xilinx\arm\armCortexM1\software\m1_for_arty_s7\ sdk_workspace\standalone_bsp_0\Cortex_M1_0\include
- >> 拷贝这些文件到 Arm BSP 位置
 - C:\Xilinx\arm\armCortexM1\vivado\arm_sw_repository\CortexM1\bsp\standalone_v6_6\src\arm\cortexm1\armcc
Xpseudo_asm_rvct.c | xpseudo_asm_rvct.h

修改 Windows 环境变量

- > 必须使用批处理命令设置 2 个环境变量
- > **System Variables → Path → C:\Keil_v5\arm\armcc\bin**
 - >> 在 Windows 命令行中启用 arm 应用
- > **User → Path → C:\Xilinx\Vivado\2018.2\bin**
 - >> 在 Windows 命令行中启用 Xilinx 应用



使用 Arm Keil MDK 构建应用

> 启动 Keil MDK

>> 打开 Keil 项目

- C:\Xilinx\arm\armCortexM1\software\m1_for_arty_s7\Build_Keil\m1_for_arty_s7.uvprojx

>> 构建应用

- 选择 **Rebuild ALL** 来构建应用
- 验证 AXF 文件
 - C:\Xilinx\arm\armCortexM1\software\m1_for_arty_s7\Build_Keil\objects**m1_for_arty_s7.axf**
- 采用批处理文件把 AXF 文件转换成 ELF
 - C:\Xilinx\arm\armCortexM1\software\m1_for_arty_s7\Build_Keil**make_hex_s7.bat**
 - 验证 **bram_s7.elf** 已经创建成功

将应用与 Bitstream 文件合并

> 在 Windows 命令行里运行 Xilinx UpdateMEM 工具

- >> 合并 ELF 应用与 Bitstream 文件
- >> C:\Xilinx\arm\armCortexM1\software\m1_for_arty_s7\make_prog_files.bat
 - 注意：批处理文件必须指向由 arm Keil MDK 创建的 ELF 文件
- >> 验证 Bitstream 文件
 - C:\Xilinx\arm\armCortexM1\hardware\m1_for_arty_s7\m1_for_arty_s7\m1_for_arty_s7.bit

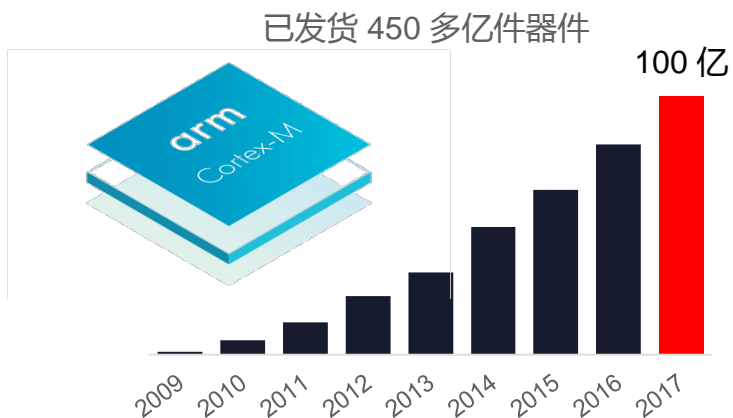
> 将 Bitstream 编程到 Arty-S7 板卡上

- >> 打开 Vivado
 - 在 Flow Navigator 中选择 Program and Debug → Open Hardware Manager
 - 选择 Open Target → Auto Connect
 - 选择 Program Device
 - 选择 Bitstream
 - C:\Xilinx\arm\armCortexM1\hardware\m1_for_arty_s7\m1_for_arty_s7\m1_for_arty_s7.bit

总结

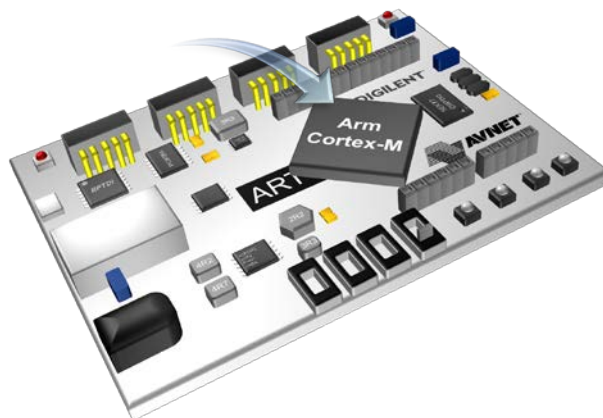
具有硬件灵活性的业经验证的 Arm Cortex-M 处理器

世界上最常用的 32 位处理器



- 实时处理
- 微控制器应用
- 已发货 450 多亿件器件

免费 IP 易于获取



- FPGA DesignStart 计划
- 即刻下载，无需许可证
- 电路板参考设计

快速的 软件开发



- 与 Vivado Design Suite 集成
- Arm Keil 工具的免费评估许可证
- 广泛的 Arm 生态系统

路线图

> Vivado 2019.1

>> 5 月 Keil MDK 集成

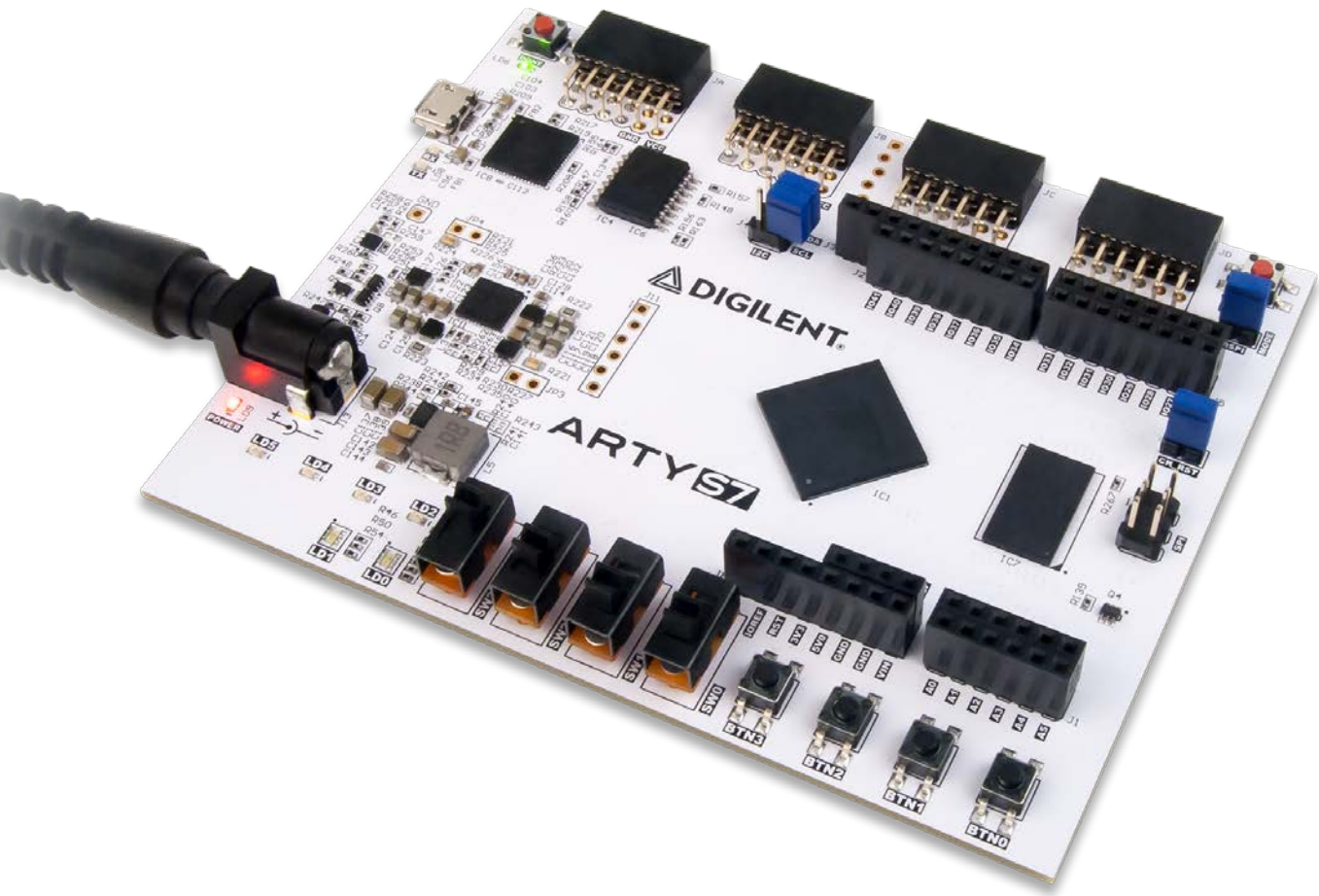


> Vivado 2019.2

>> 9 月 IAR 嵌入式工作台集成



IAR Embedded Workbench



访问 [Digilent.com](https://www.digilent.com) 并使用下列代码付款：

ARMonFPGAS7

可享受任何 FPGA/SOC 电路板
10-15%的折扣

优惠有效期截至 2019 年 6 月 1 日。限每位客户优惠一次，
不得与其他优惠合并使用。



Adaptable.
Intelligent.

 XILINX® 